

题目编号：LY-202616

## 功率器件 TMBS/MOS PLP（Panel-Level Packaging）封装比赛方案

### 一、发榜单位

企业名称：福建龙夏电子科技有限公司

企业类型：民营企业

企业地址：福建省龙岩市新罗区高新技术经济开发区科技园 3 号楼 1 楼

### 二、题目名称

功率器件 TMBS/MOS PLP（Panel-Level Packaging）封装

### 三、题目介绍

#### （一）题目背景

本选题核心围绕功率器件先进封装展开，聚焦两大核心方向：性能优化和成本优化，具体拆解如下：

研究对象：半导体功率器件如 MOS、TMBS、NextFET 等大电流高功率器件的成品先进封装技术 PLP，面板级封装（Panel-Level Packaging，简称 PLP）是一种先进的半导体封装技术，其核心在于使用大尺寸的矩形或方形面板作为芯片封装的载体，将多个独立的芯片（或芯粒）精确地放置并固定在大尺寸面板上，通过高密度的 RDL 工艺，在封装体表面制作微米级的精密电路，实现芯片之间以及芯片与外部的电性连接，打破了传

统的芯片键合方式，用环氧树脂等材料将芯片包裹起来，形成一个完整的封装体，最后将整个面板切割成独立的封装成品。

核心研究内容：①性能优化，针对传统封装的局限性（导电阻大、寄生电感大、散热差、体积大）展开技术攻关，提升产品性能；②提升现有封装产能的瓶颈，实现成本上的优化。③应用领域的多元化，基于传统封装体积差，性能不足的缺陷，PLP封装体积小，性能参数的提升，拓展了产品应用领域。

## （二）目标介绍

（1）题目应具备科研攻关条件，具有实际应用价值，突出刚性目标需求，聚焦解决实际问题。本选题完全符合该要求，具体阐述如下：

具备科研攻关条件：要实现面板级封装（PLP）的量产，并非简单地放大尺寸，而是需要整个产业链在材料、设备、工艺和设计等多个环节满足一系列严苛的条件。这些条件共同构成了PLP技术的高门槛。

PLP对材料的要求远超传统封装，尤其是在应对大尺寸带来的挑战方面

大尺寸基板：需要能够稳定供应大面积、高质量的基板，如玻璃、硅或特殊有机材料面板，尺寸可达600x600毫米甚至更大。

低翘曲封装材料：在如此大的面积上进行塑封，材料固化时产生的应力极易导致面板翘曲。因此，必须使用具有低收缩、低应力特性的专用塑封料（如颗粒状或片状材料），以确保面板的平整度。

高性能介电材料：为实现微米级的精细线路，需要采用聚酰亚胺（Polyimide）等具有优异热稳定性、机械强度和良好工艺兼容性的介电材料。

传统的晶圆级封装设备无法直接用于 PLP，必须进行大规模改造或全新开发。

大尺寸兼容设备：光刻、电镀、层压、激光开孔等关键工艺设备，都必须能够处理远超传统晶圆尺寸的矩形面板。

高精度光刻设备：这是实现 PLP 高密度互连的核心。需要采用 I-line、深紫外（DUV）或激光直接成像（LDI）等先进光刻技术，以在面板上制作出线宽/间距达到 10/10 微米甚至 2/2 微米的精细重布线层（RDL）。

高精度对准系统：在大面积面板上，将芯片与 RDL 线路进行精确对位是巨大挑战，需要亚微米级的对准精度来控制芯片偏移（Die Shift）。

PLP 的制造工艺更为复杂，对过程控制的要求也更高。

翘曲与应力控制：这是贯穿整个 PLP 制造流程的核心难题。需要通过优化材料组合、调整工艺参数（如温度、压力）以及改进封装结构设计，来有效管理和分散应力，防止面板翘曲、开裂或分层。

均匀性控制：在大尺寸面板上，必须保证温度、压力、电镀液流场等工艺条件的均匀分布，以确保每个芯片的封装质量一致，从而维持高良率。

高密度互连工艺：需要掌握成熟的硅通孔（TSV）、微凸点

(Microbump) 制作以及多层 RDL 堆叠等先进工艺，以实现芯片间及芯片与外部的高密度、高性能电气连接。

## (2) 具有极强实际应用价值

① PLP 打破尺寸限制：传统晶圆尺寸限制了单颗封装的大小，而 PLP 面板尺寸更大，能轻松容纳大尺寸的 AI 芯片或通过 Chiplet (芯粒) 技术集成的复杂模块。② PLP 允许将不同工艺节点、不同功能的芯片 (如逻辑芯片、HBM 内存、射频模块) 封装在一起，实现系统级封装 (SiP)，这对于提升 AI 芯片的算力密度至关重要。③ PLP 工艺支持微米级的重布线层 (RDL)，线宽/间距可逼近  $2/2\ \mu\text{m}$ 。这意味着在同样大小的空间内，可以布置更多的电路连接，满足高带宽内存 (HBM) 和高速数据传输的需求。

## (3) 突出刚性目标需求，聚焦解决实际问题

① 解决性能痛点：传统封装无法发挥出芯片的极限性能。其主要在于封装电阻偏大，大电流经过的时候产生的热量大，散不出去，本选题的核心目标之一是降低器件封装电阻，从而降低器件发热量。② 解决应用痛点，传统封装的体积大，耗材用来大导致整体重量较大，应用领域受到极大的限制，如无人机、充电头、便携式电子产品。③ 解决成本痛点，PLP 封装键合不再是传统封装中的铝线或者铜线键合，而是键合金属一次生成再刻蚀形成的电路连接，从而解决了键合瓶颈的问题，从而极大的降低了生产成本，同时规避了传统封装键合质量问题。

## (三) 选题意义

研究意义：面板级封装（PLP）的研究意义远超一种单纯的制造工艺升级，它代表着半导体产业从“追求更小制程”向“追求更优系统”的战略性转变。

（1）助力“双碳”目标：显著提升全社会能源效率

降低能耗，减少碳排放：

PLP 封装通过低寄生电感和低导通电阻设计，显著降低了功率器件在开关过程中的能量损耗（通常可降低 10%-20%）。

社会影响：若全球电力电子系统效率普遍提升 1%，每年可节省数千亿度电，相当于减少数亿吨二氧化碳排放。这对于实现全球“碳中和”目标具有巨大的乘数效应。

加速新能源普及：

PLP 优异的散热性能和高功率密度，使得电动汽车续航更长、充电桩充电更快、光伏逆变器转换效率更高且体积更小。

社会影响：降低了新能源基础设施的建设成本和空间门槛，加速化石能源向清洁能源的转型，改善空气质量，缓解气候变化危机。

（2）PLP 技术本身及其对产业链的带动，体现了可持续发展的理念：

材料利用率最大化，减少废弃物：

相比传统圆形晶圆切割产生的大量边缘废料，矩形面板的面积利用率接近 100%。

社会影响：大幅减少了硅、碳化硅（SiC）、氮化镓（GaN）等珍贵半导体材料的浪费，降低了电子垃圾的产生源头，符合循

环经济原则。

工艺过程更环保：

PLP 借用平板显示行业的成熟工艺，往往采用更环保的水性化学品和更高效的自动化流程，减少了传统封装中某些有害溶剂的使用和废气排放。

去除了铅基焊料和引线框架的部分使用，减少了重金属污染风险。

（3）PLP 为中国及全球新兴经济体提供了“换道超车”的机会：

打破技术垄断，提升供应链韧性：

传统高端功率模块封装技术长期被欧美日巨头垄断。PLP 是一条相对较新的技术赛道，各国起步差距较小。

社会影响：中国拥有全球最大的平板显示（FPD）产业集群（如京东方、TCL 华星），发展 PLP 可以复用现有的面板产能和设备优势，快速建立起独立自主的高端功率器件封装产业链，避免在关键领域被“卡脖子”，保障国家能源安全和数字经济底座。

创造高质量就业岗位：

PLP 产业融合了半导体与显示面板两大高科技领域，将催生大量对高技能人才（如工艺工程师、设备研发专家）的需求。

社会影响：推动劳动力结构向高技术、高附加值方向转型，促进区域经济发展。

（4）PLP 带来的成本大幅下降（预计 20%-30%），最终将惠及普通消费者和社会公共服务：

降低绿色技术的使用门槛:

功率器件成本占电动汽车、光伏系统、储能电站成本的很大比例。PLP 降本后, 电动车价格更亲民, 家庭光伏安装回本周期更短, 智能家电更便宜。

社会影响: 让低收入群体也能享受到绿色科技带来的便利, 促进社会公平, 加速绿色生活方式的全民普及。

提升基础设施可靠性:

PLP 封装的高可靠性(无键合线断裂风险)意味着电网设备、轨道交通、医疗设备中的功率模块故障率更低。

社会影响: 减少因设备故障导致的停电、交通瘫痪或医疗事故, 提升社会运行的稳定性和公共安全水平。

#### (四) 选题总结

本选题的重点是突破传统封装的局限, 达到在产品参数性能和客户整机应用性能的提升, 同时突破传统键合工艺上的产能限制, 降低制造成本, 从而发挥产品的极致性价比。选题方向贴合国家战略与产业需求, 具备充足的科研攻关条件、极强的实际应用价值, 技术与成果需求明确, 规避成熟技术与商业行为, 研究热度高、参与主体广泛、攻关可行性强, 既能够推动先进封装工艺提升, 又能够助力相关产业升级, 是一个兼具科研价值、实践意义与可行性的优质选题。

### 四、参赛对象

#### 1. 学生赛道

2026 年 6 月 1 日以前正式注册的国内全日制非成人教育

的普通高等学校在校专科生、本科生、硕士和博士研究生（不含在职研究生），以及全日制职业教育本科、高职高专在校学生，可通过学生赛道申报作品参赛。

## 2. 青年科技人才赛道

在高等院校、科研院所、企业等各类创新主体中具有较高科研热情和较强科研能力的青年科技工作者可通过青年科技人才赛道申报作品参赛。参赛人员年龄在 40 周岁以下，即 1986 年 6 月 1 日（含）以后出生。

高校青年教师在指导学生参赛的同时不得以参赛人员身份参加同一选题比赛。发榜单位及同发榜单位有相关隶属关系单位的青年不得参加本单位选题比赛。

各赛道参赛对象可以团队或个人形式参赛，每个团队不超过 10 人，每件作品可由不超过 3 名指导教师进行指导。可以跨专业、跨学校、跨单位、跨地域组队，但同一团队所有成员均应符合本赛道相关年龄、身份要求。每件作品只可由 1 所高等院校、科研院所或企业等作为参赛主体提交申报。

## 五、答题要求

为确保参赛团队精准完成本选题研发攻关与成果提交，明确答题方向、作品形式及提交流程，现将本次参赛作品的答题要求、提交时间、提交渠道具体规定如下，参赛团队须严格遵照执行。

### （一）答题要求



### 1. 核心技术报告（PDF 或 PPT 格式）

需要说明当前 PLP 封装的详细流程，详细工艺说明，技术难点以及解决方案，批量化生产所需设备，产能配置，封装成本构成与分析，参数性能测试对比，可靠性验证与评估结果。

### 2. 性能检测与成本分析数据表（Excel 格式）

较传统封装参数性能上的提升，包括单颗产品参数优化数据对比，客户端整机性能测试对比，可靠性验证与测试数据，客户端整机成本对比。

### （二）作品提交时间

本选题于 2026 年 4 月正式发榜，参赛团队研发攻关周期约 5 个月，需在 2026 年 4 月—8 月完成集中研发、实验、成品测试、应用测试等工做并提交对应实物和报告

### （三）提交渠道：

方案发邮箱 qrg@Long-Tek、zhengy@long-tek.com

实物邮寄公司：福建省龙岩市新罗区高新技术经济开发  
区科技园 3 号楼 1 楼

## 六、作品评选标准

本次评审遵循公平公正、量化为主、技术导向、落地优先的原则，围绕选题核心研究方向（性能优化、多领域应用）及参赛作品要求，从性能优化攻关成效、多领域应用方案落

地性、技术创新与成果价值、成果材料完整性与规范性四大维度进行综合评分，总分 100 分。评审实行量化评分+定性评价结合，核心刚性指标未达标将按规则扣除对应分值，部分核心指标未达标视为该维度评审不合格，具体评分标准如下：

### **一、 性能优化攻关成效（35 分）**

1. 导通电阻  $R_{on}$  较传统封装工艺（Clip）降低 20%以上
2. 客户端整机性能测试提升（总成本降低 20%的情况下）

3. 缩小封装体积和重量，增加产品应用领域的兼容性。具体量化标准以增加实际适用领域数量做为评估标准，数量要求大于 3 个，可靠性验证 OK，按工规要求验证。

### **二、 成本制备成效（25 分）**

以“生产成本较传统工艺降低  $\geq 20\%$ ”为基础达标要求，需提供完整的成本核算表（含原料、能耗、人工、设备损耗等明细），未达标计 0 分。

### **三、 量产可行性评估（25 分）**

需要完整的封装测试流程，工艺说明，技术难点分析及解决措施，批量化生产所需设备，产能配置说明。

### **四、 成果材料完整性与规范性（15 分）**

1. 材料类型完整性

2. 格式与命名规范性
3. 排版与内容专业性
4. 原创性要求
5. 团队答辩情况
6. 佐证材料完整性

评审结果核定：评审结果由各维度量化得分，评审委员会将根据总分排名及定性评价，确定作品等级（擂主/特等奖/一等奖/二等奖/三等奖），总分相同的情况下，性能优化攻关成效、多领域应用方案落地性维度得分高者排名靠前。

## 七、作品提交时间

2026 年 5 月至 9 月上旬，各参赛团队选择榜单中的题目开展研发攻关，各高校、企业、科研机构等组织协调机构应组织学生和青年科技工作者参赛，安排专业人员给予指导，为参赛团队提供支持保障。

2026 年 9 月 15 日前，各参赛团队要向发榜单位完成作品提交，具体要求详见本方案第八点第（二）款，并严格遵照发榜单位明确的提交规范执行。

2026 年 9 月 30 日前，由发榜单位完成初审，确定入围终审擂台赛的晋级作品和团队。

2026 年 10 月，发榜单位安排专门团队提供帮助和指导，各晋级团队完善作品。

2026 年 11 月，组织终审擂台赛，角逐“擂主”。

## 八、参赛报名及作品提交方式

### （一）报名方式

（1）参赛选手登录“挑战杯”官网 [www.tiaozhanbei.net](http://www.tiaozhanbei.net)，在“揭榜挂帅”擂台赛报名入口注册账号，登录大赛申报系统在线填写报名信息。报名信息提交后，下载打印系统生成的报名表。

（2）申报人在报名表对应位置加盖所在学校或所在单位公章。

（3）将盖章版报名表扫描件上传至报名系统，等待系统审核。请参赛选手注意查看审核状态，如审核不通过，需重新提交。

（4）系统开放报名时间为 2026 年 5 月 30 日—6 月 30 日，逾期后系统将自动关闭报名功能。

### （二）作品提交方式

各揭榜团队参赛作品需提交给各发榜单位，各发榜单位须明确参赛团队的作品提交形式、提交方式等具体要求。同时，发榜单位应要求各参赛团队在提交作品时，同步报送 1 份经报名系统审核通过的参赛报名表，报名表所有信息须与系统内填报内容完全一致。

## 九、赛事保障

详细说明单位为参赛团队可以提供的帮助等。比如参观应用场景、提供实验条件和以往相关材料、配备指导人员等。此处要具体写明如何兑现这些保障措施。

## 十、设奖情况及奖励措施

### 1. 设奖情况

学生赛道：擂主 1 个、特等奖 5 个、一等奖 5 个、二等奖 5 个、三等奖 5 个

青年科技人才赛道：擂主 1 个、特等奖 5 个、一等奖 5 个、二等奖 5 个、三等奖 5 个

最终授奖数量可根据作品申报数量和质量，报大赛组委会同意后动态调整。

## 2. 奖励措施

学生赛道：擂主 100000 元；特等奖 20000 元；一等奖 10000 元；二等奖 5000 元；三等奖 2000 元。

青年科技人才赛道：擂主 100000 元；特等奖 20000 元；一等奖 10000 元；二等奖 5000 元；三等奖 2000 元。

## 3. 奖金发放方式

比赛结束后，单位比赛专班工作人员与获奖团队取得联系，填写奖金申请表，待获奖团队提供银行卡、发票等详细信息后 1 个季度内，将奖金一次性发放至获奖团队提供的银行卡中。

# 十一、比赛专班联系方式

## 1. 专家指导团队

顾问专家：丘老师，联系电话：18159830105

顾问专家：陈老师，联系电话：13554899209

## 2. 赛事服务团队

联络专员：郑老师，联系电话：18559233303

联络专员：罗老师，联系电话：19859772018

## 3. 联系时间

比赛期间工作日（9:00-17:00）

#### 4. 申报联系人

姓名：郑媛，职务：人事行政经理，联系电话：18559233303

微信号：18559233303，邮箱：zhengy@long-tek.com

## 附：发榜单位简介

福建龙夏电子科技有限公司是一家功率器件芯片设计公司，公司成立于 2017 年 3 月，注册资金 1074 万元（实缴资本 994.07 万元）。分别在深圳、无锡、杭州、福建晋江设立子公司。公司拥有国内领先的功率器件芯片研发流片能力，包含芯片解剖分析、测试对比、器件 TCAD 仿真、版图设计、芯片制程工艺设计主要研发环节。建有万级净化车间：封装厂、划片厂及实验测试平台。建立了完善质量管理流程 PPAP、APQP、MSA、SPC 和 FMEA 确保产品质量管控。2022 年获得国家科技部科技成果转化基金福建子基金 A 轮股权融资。

企业荣誉：国家高新技术企业、龙岩市上市后备企业、福建省“小巨人”企业、福建省专精特新中小企业、福建省“瞪羚”企业

主营产品：中低压 SGT MOSFET 和中低压肖特基二极管 TMBS，其他功率器件也在陆续开发中，包含第三代半导体器件。

核心竞争力：具有极强的工艺平台研发能力，配合新建晶圆厂调试设计工艺匹配度，迅速量产 RSP 水平国际领先的 SGT MOS 和 TMBS，可以轻资产营运高销售额的商业模式。在器件结构设计上具有全球独创的创新能力，较强的学术能力。

产品应用范围：电机、锂电、电源、光伏等领域。